

附录A

现代计算机组成与创新设计实验系统

现代计算机组成与创新设计实验系统



图 A-1 模块化创新设计计算机组成原理实验系统结构示意图

A.1 KX_DN8系列实验开发系统

KX-DN8 系统所能实现的设计和实验大致包括：

- (1) 基于 Cyclone III FPGA 的现代计算机组成原理与设计的基础实验；
- (2) 基于 Cyclone III FPGA 的各类 CPU（8 位至 32 位 CISC 和 RISC）设计实验；
- (3) 基于 8088/8086 IP 核，以及 8253 定时器 IP 核、8237 DMA IP 核、8259 中断控制 IP 核、8255 可编程 I/O IP 核和 8250 UART 串行通信 IP 等核构建的单片 FPGA SOC 系统，以适应全新的微机原理与接口技术实验；
- (4) 基于 Cyclone III FPGA 的 8051 单片机 IP 核的 SOC 片上系统设计系列实验；
- (5) 基于 Cyclone III FPGA，32 位 Nios II 嵌入式处理器和 Qsys 开发环境的 SOPC 实验与开发（参考资料[4]）；
- (6) 基于教材《EDA 技术实用教程》第四版（参考资料[1]和[2]）的 EDA 技术和 Verilog/VHDL 硬件描述语言的实验与创新实践。
- (7) 基于教材《数字电子技术基础》（参考资料[3]）的所有与 FPGA 有关的实验。

A.2 MIF文件生成器使用方法



图 A-2 打开“Mif_Maker2010”(设计者：杭州电子科技大学 曾毓 教授)

A.2 MIF文件生成器使用方法



图 A-3 设定波形参数

A.2 MIF文件生成器使用方法

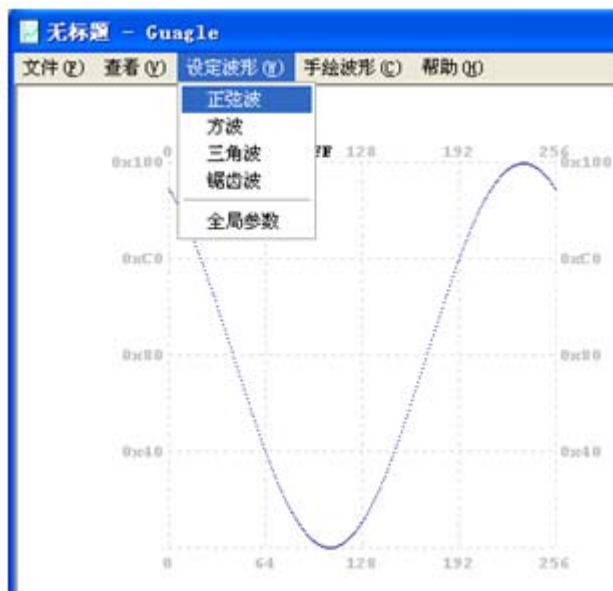


图 A-4 选择波形类型

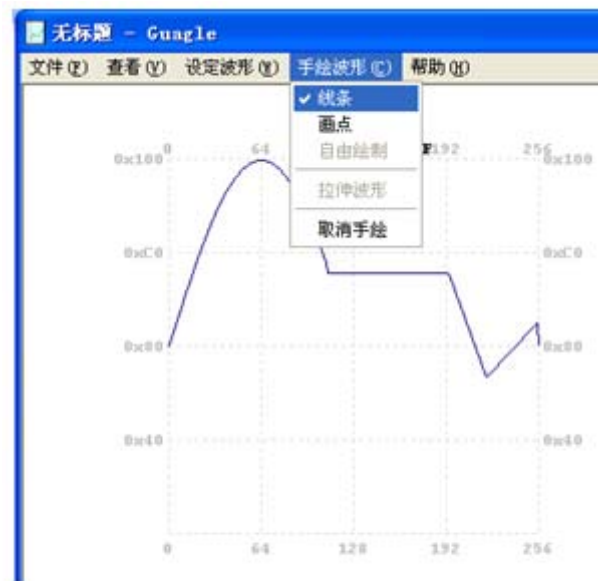


图 A-5 手动编辑波形

A.2 MIF文件生成器使用方法

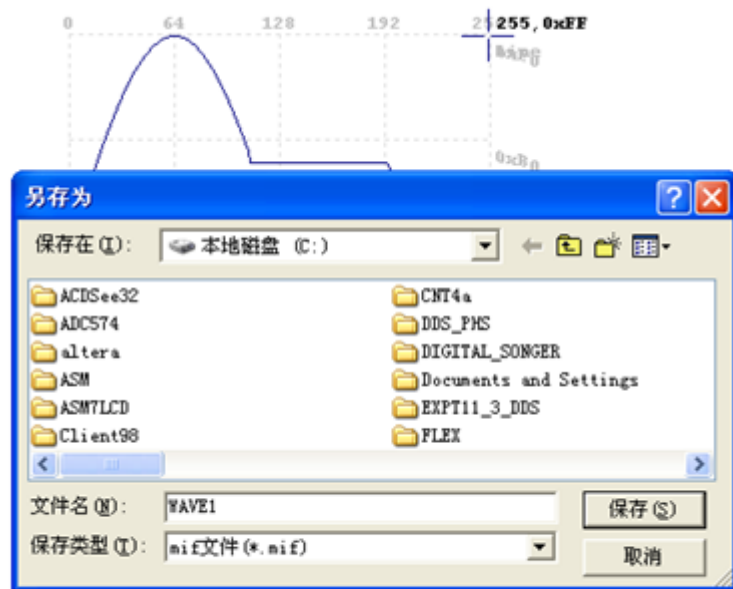


图 A-6 存储波形文件

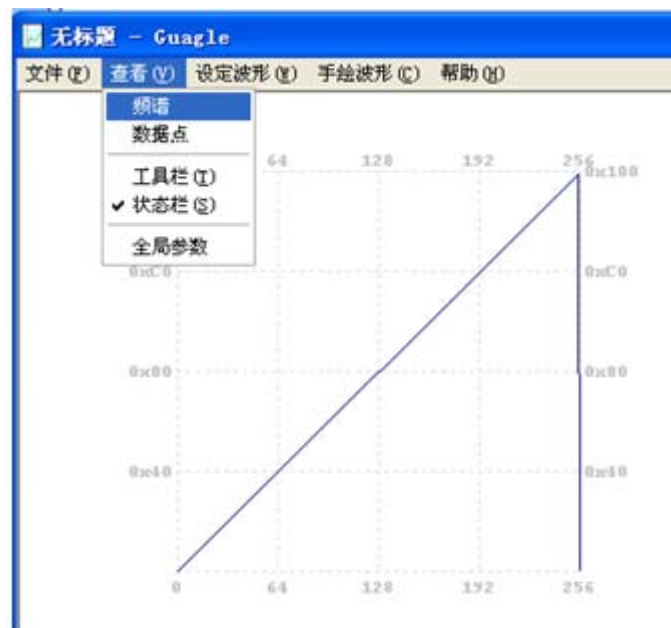


图 A-7 选择频谱观察功能

A.2 MIF文件生成器使用方法

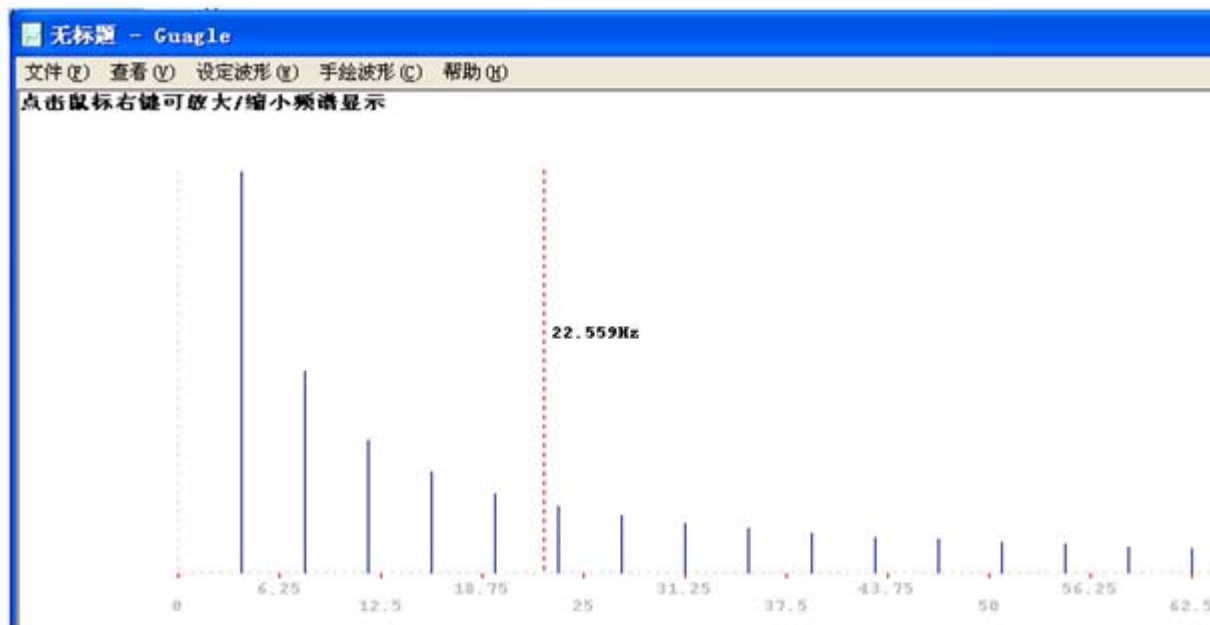


图 A-8 锯齿波频谱