



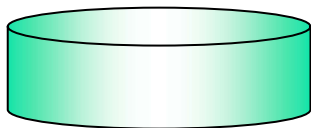
第1章

EDA技术概述



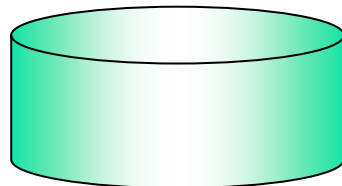
1.1 EDA技术及其发展

现代电子设计技术的核心已日趋转向基于计算机的电子设计自动化技术 → **EDA (Electronic Design Automation)** 技术。



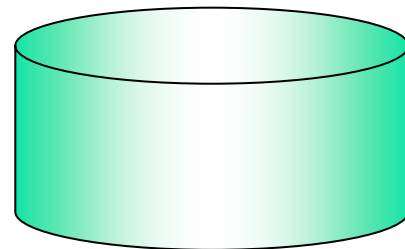
20世纪70年代

EDA技术雏形



20世纪80年代

EDA技术基础形成



20世纪90年代

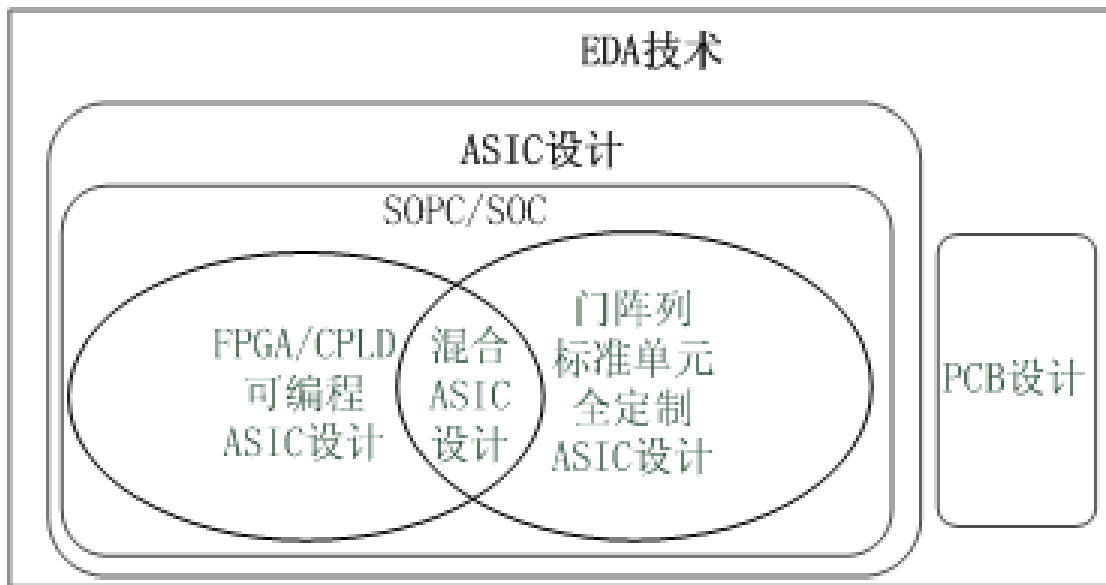
EDA技术成熟和实用

1.1 EDA技术及其发展

21世纪后

- 使电子设计成果以自主知识产权(IP)的方式得以明确表达和确认成为可能。
- 在仿真验证和设计两方面都支持标准硬件描述语言的功能强大的EDA软件不断推出。
- 电子技术全方位进入EDA时代。
- 电子领域各学科的界限更加模糊，更互为包容。
- 更大规模的FPGA和CPLD器件的不断推出。
- 基于EDA工具的用于ASIC设计的标准单元已涵盖大规模电子系统及复杂IP核模块。
- 软硬IP核在电子行业的产业领域广泛应用。
- SoC高效低成本设计技术的成熟。
- 复杂电子系统的设计和验证趋于简单。

1.2 EDA技术实现目标



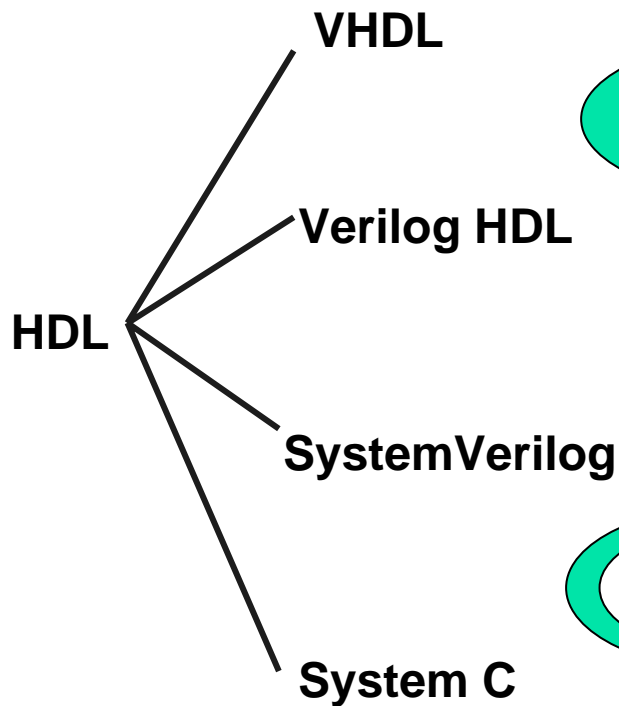
1. 可编程逻辑器件

2. 半定制或全定制
ASIC

3. 混合**ASIC**

图 1-1 EDA 技术实现目标

1.3 硬件描述语言

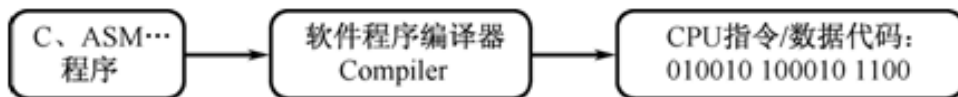


在**EDA**设计中使用最多，也得到几乎所有的主流**EDA**工具的支持

这两种**HDL**语言还处于完善过程中，主要加强了系统验证方面的功能。

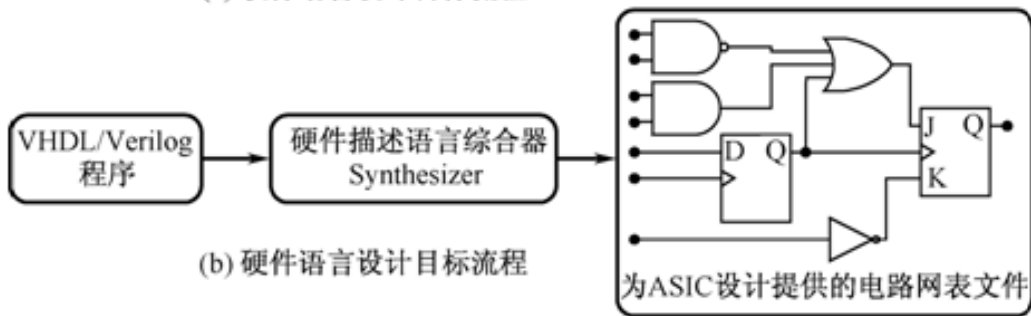
1.4 HDL综合

(1) 自然语言综合



(a) 软件语言设计目标流程

(2) 行为综合



(b) 硬件语言设计目标流程

(3) 逻辑综合

(4) 版图综合或结构综合

图 1-2 编译器和综合的功能比较

1.4 HDL综合

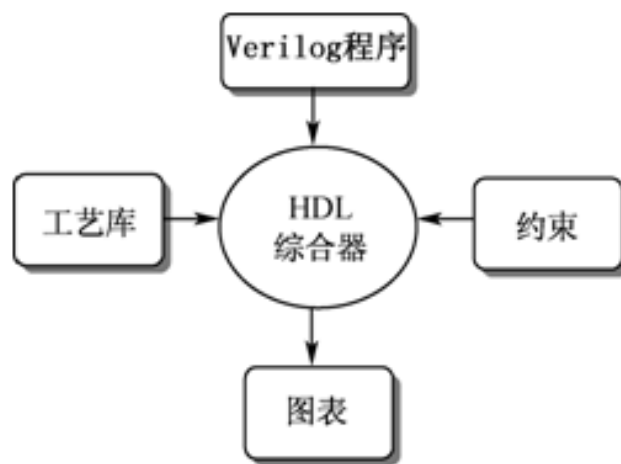


图 1-3 HDL 综合器运行流程

1.5 自顶向下的设计技术

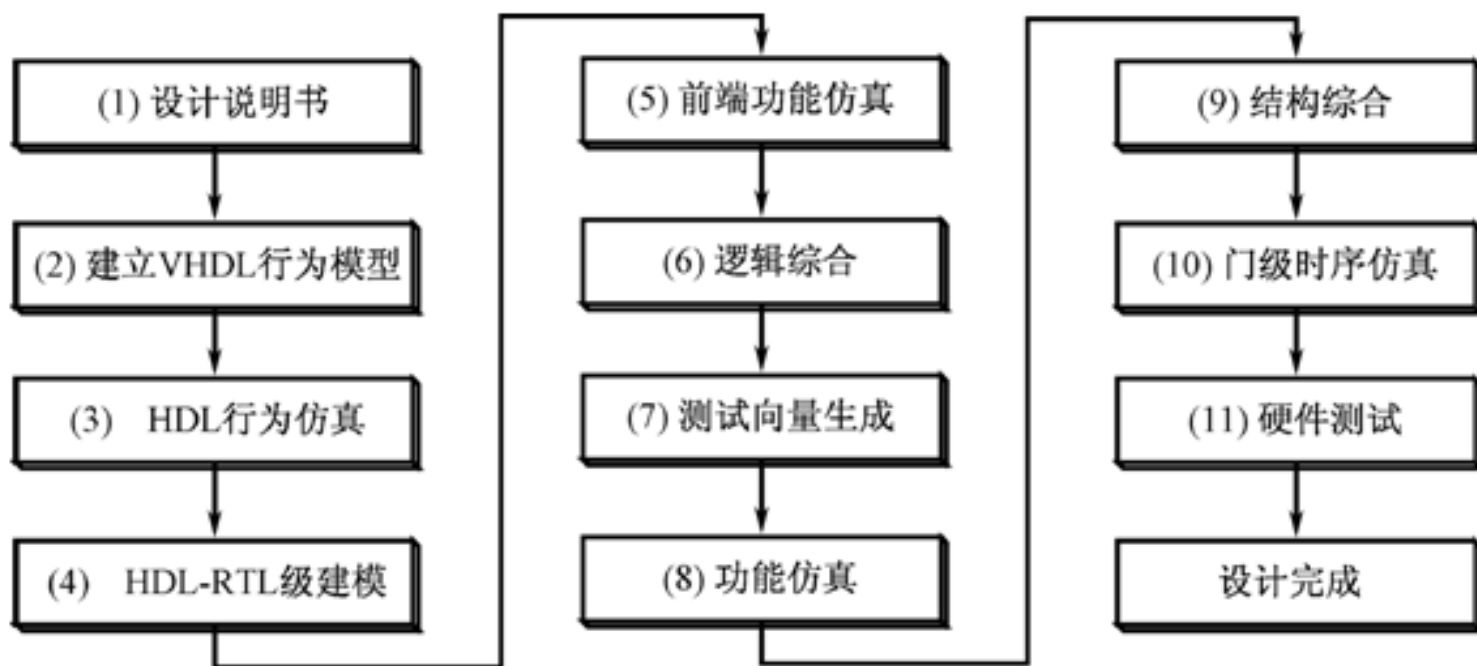


图 1-4 自顶向下的设计流程



1.6 EDA技术的优势

1. 保证设计过程的正确性，大大降低设计成本，缩短设计周期。
2. 有各类库的支持。
3. 极大地简化设计文档的管理。
4. 日益强大的逻辑设计仿真测试技术。
5. 设计者拥有完全的自主权，再无受制于人之虞。
6. 良好的可移植与可测试性，为系统开发提供了可靠的保证。
7. 能将所有设计环节纳入统一的自顶向下的设计方案中。
8. **EDA**不但在整个设计流程上充分利用计算机的自动设计能力，而且在各个设计层次上利用计算机完成不同内容的仿真模拟，在系统板设计结束后仍可利用计算机对硬件系统进行完整的测试。

1.7 EDA设计流程

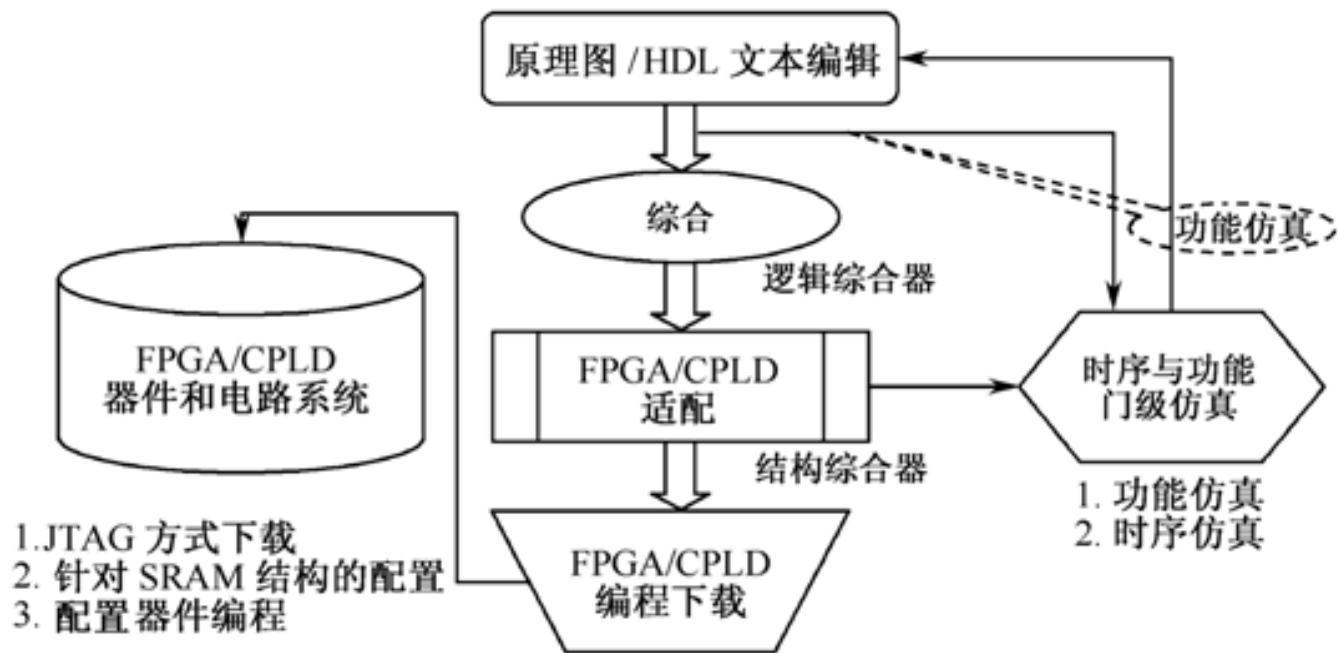


图 1-5 应用于 FPGA/CPLD 的 EDA 开发流程



1.7 EDA设计流程

1.7.1 设计输入（原理图/HDL文本编辑）

1. 图形输入

原理图输入

状态图输入

波形图输入

2. HDL文本输入



1.7 EDA设计流程

1.7.2 综合

1.7.3 适配

1.7.4 时序仿真与功能仿真

1.7.5 编程下载

1.7.6 硬件测试

1.8 ASIC及其设计流程

1.8.1 ASIC设计简介



图 1-6 ASIC 分类

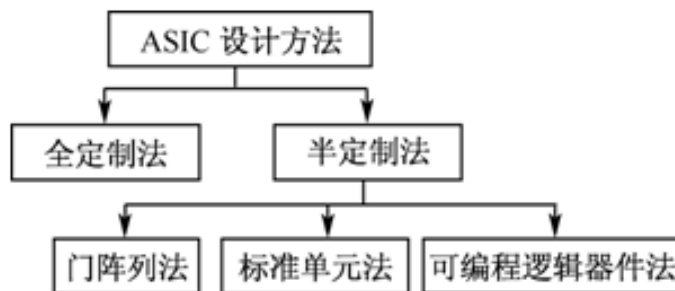


图 1-7 ASIC 实现方法

1.8 ASIC及其设计流程

1.8.2 ASIC设计一般流程简述

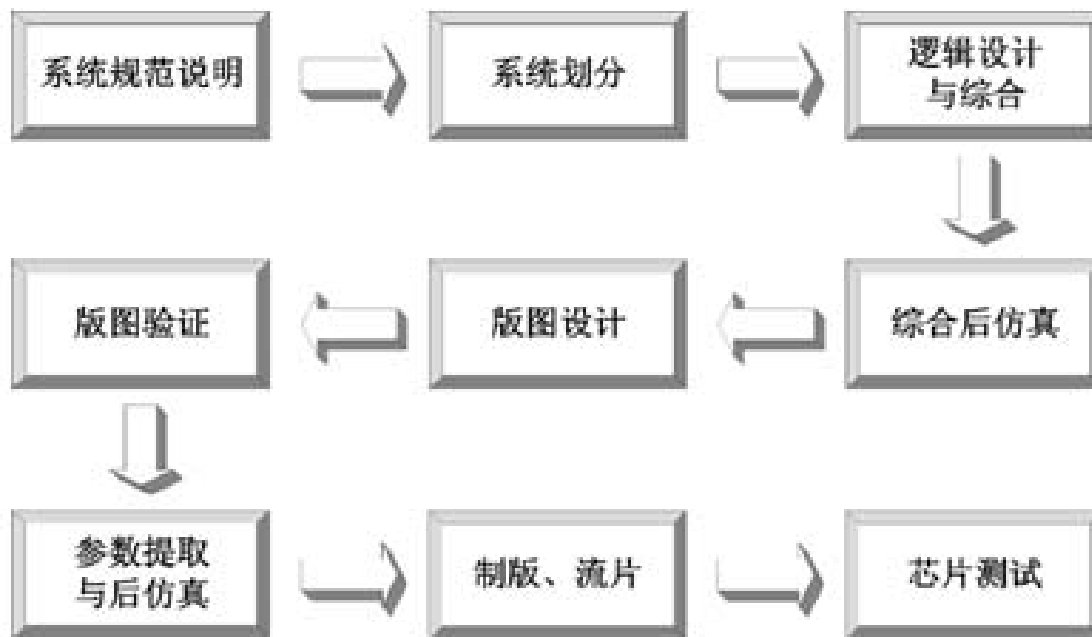


图 1-8 ASIC 设计流程



1.9 常用EDA工具

1.9.1 设计输入编辑器

1.9.2 HDL综合器

1.9.3 仿真器

1.9.4 适配器

1.9.5 下载器

1.10 Quartus II 概述

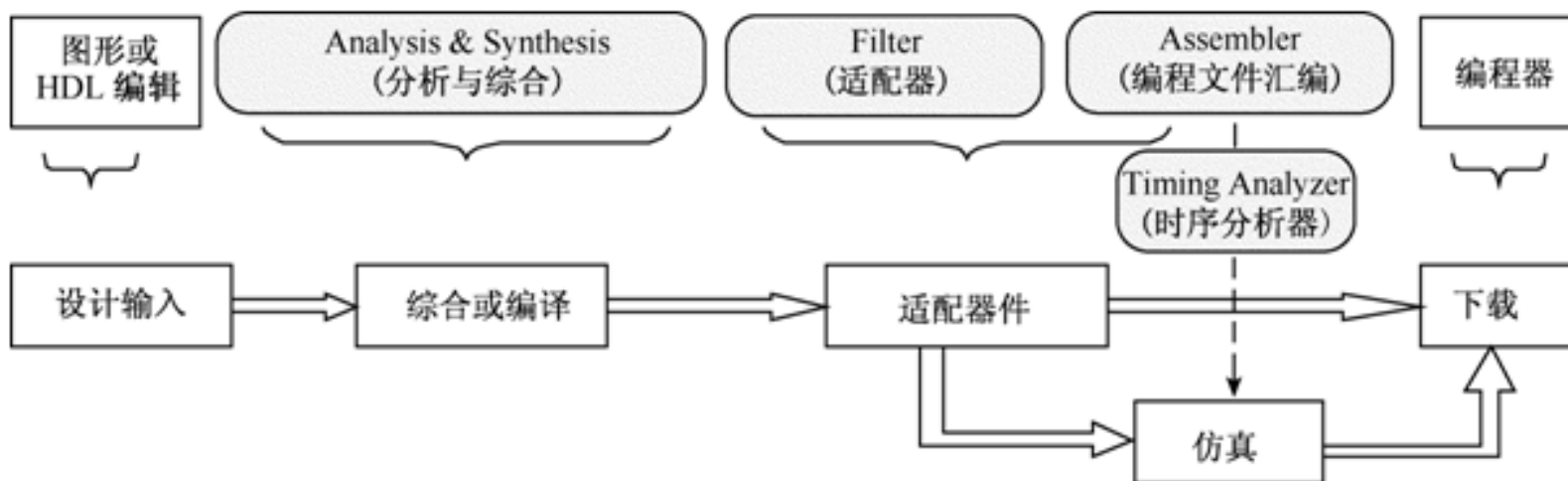
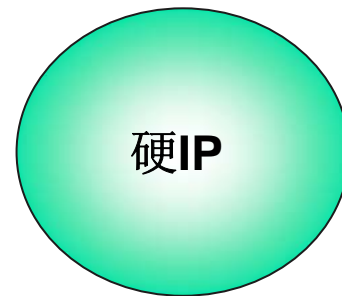
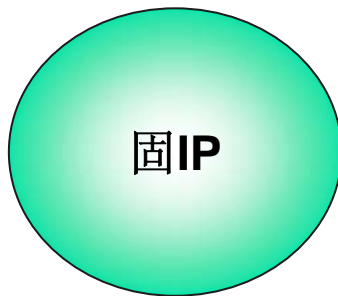
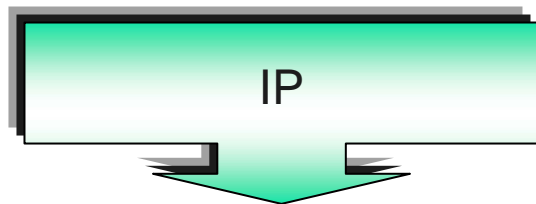


图 1-9 Quartus II 设计流程



1.11 IP核





1.12 EDA技术发展趋势管窥

- ☆ 在一个芯片上完成的系统级的集成已成为可能。
- ☆ 可编程逻辑器件开始进入传统的**ASIC**市场。
- ☆ **EDA**工具和**IP**核应用更为广泛。
- ☆ 高性能的**EDA**工具得到长足的发展，其自动化和智能化程度不断提高。
- ☆ 计算机硬件平台性能大幅度提高，为复杂的**SOC**设计提供了物理基础。