

EDA技术实用教程

附录

EDA开发系统及相关软硬件

EDA开发系统及相关软硬件



图 A-1 康芯 KX-CDS 主系列平台，图中显示的核心板是有晶的 DE1-SOC（左上侧）

EDA开发系统及相关软硬件

A.1 KX_CDS系列EDA/SOPC系统

1. 模块化自主创新实验设计结构
2. 多功能重配置型高效实验控制系统
3. 不同功能类型的FPGA核心板

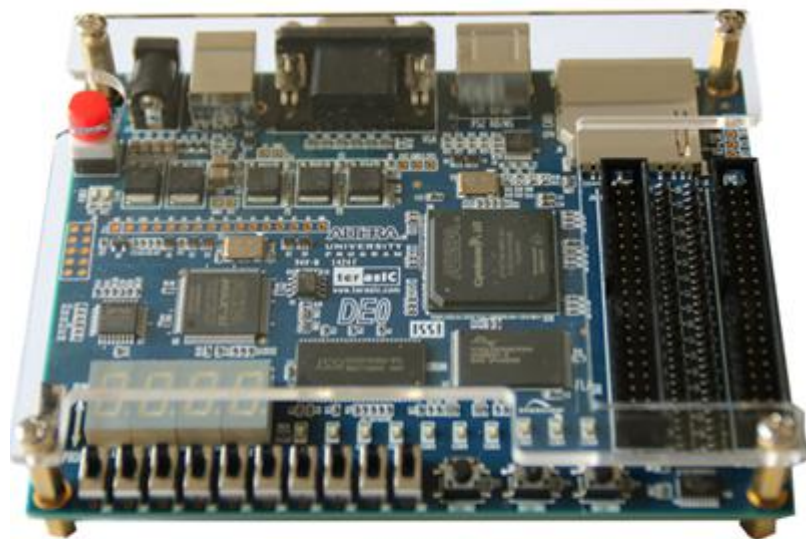
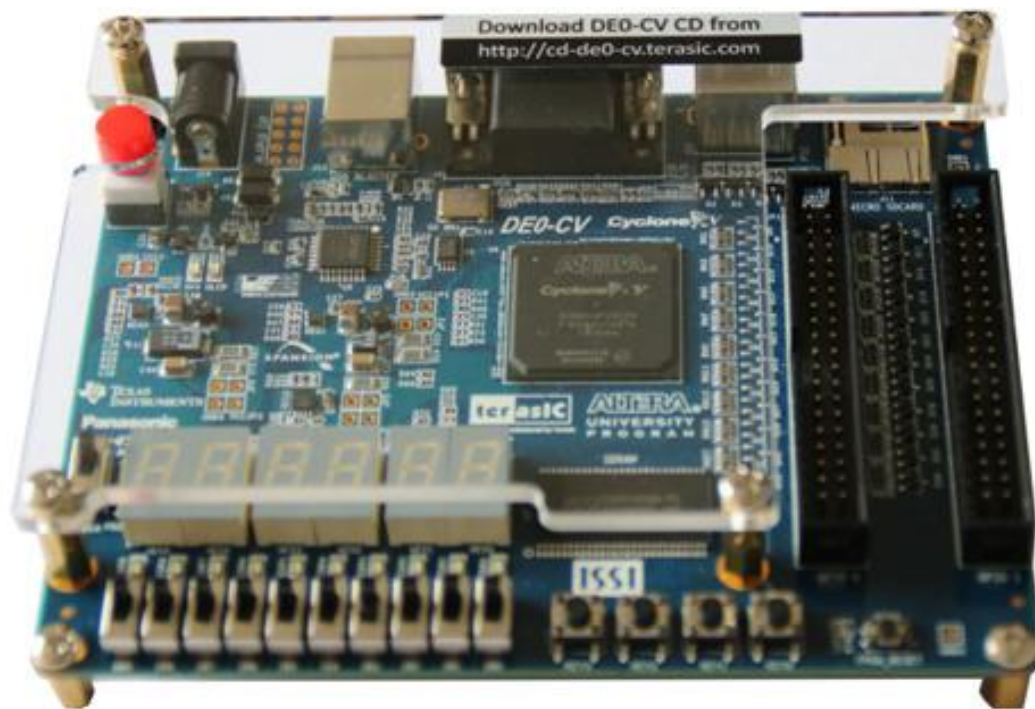


图 A-2 KX_CDS 系统核心板：有晶公司 DE0 板，配有 Cyclone 3 型 FPGA: EP3C16F484。

EDA开发系统及相关软硬件

A.1 KX_CDS系列EDA/SOPC系统

3. 不同功能类型的FPGA核心板



图A-3 KX_CDS系统核心板：有晶公司DE0-CV板，配有Cyclone 5型FPGA: 5CEBA4F23C7N

EDA开发系统及相关软硬件

A.1 KX_CDS系列EDA/SOPC系统

3. 不同功能类型的FPGA核心板



图 A-4 KX_CDS 系统核心板：有晶公司 DE1-SOC 板，配有 Cyclone 5 型 FPGA: 5CSEMA5F31C6N

EDA开发系统及相关软硬件

A.1 KX_CDS系列EDA/SOPC系统

3. 不同功能类型的FPGA核心板

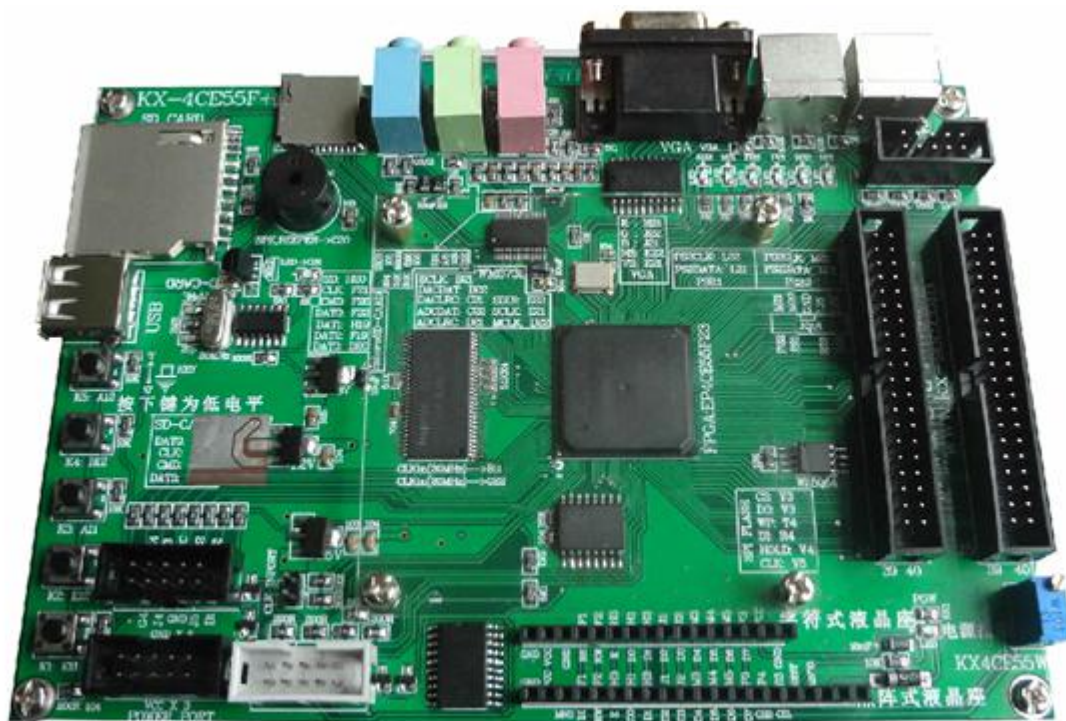


图 A-5 KX_CDS 系统核心板，康芯公司 KX-4CE55 板，配有 Cyclone 4E 型 FPGA: EP4CE55F484

EDA开发系统及相关软硬件

A.1 KX_CDS系列EDA/SOPC系统

3. 不同功能类型的FPGA核心板

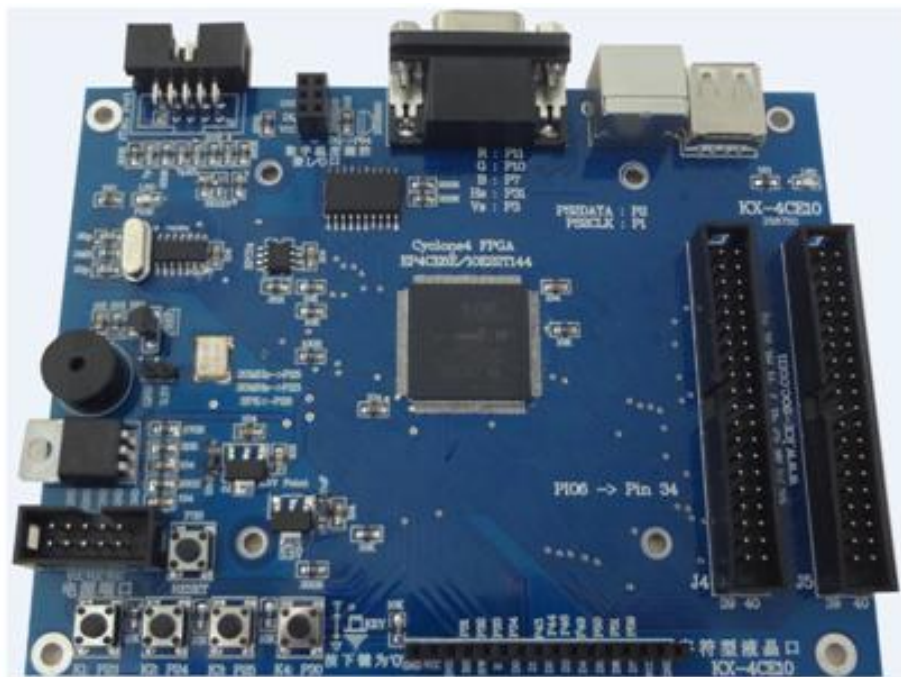


图 A-6 KX_CDS 系统核心板，康芯公司 KX-4CE10 板，配有 Cyclone 4 型 FPGA:EP4CE10T144。

EDA开发系统及相关软硬件

A.2 部分实验扩展模块

A.3 mif文件生成器使用方法



图 A-7 打开 Mif Maker2010

EDA开发系统及相关软硬件

A.3 mif文件生成器使用方法



图 A-8 设定波形参数

EDA开发系统及相关软硬件

A.3 mif文件生成器使用方法

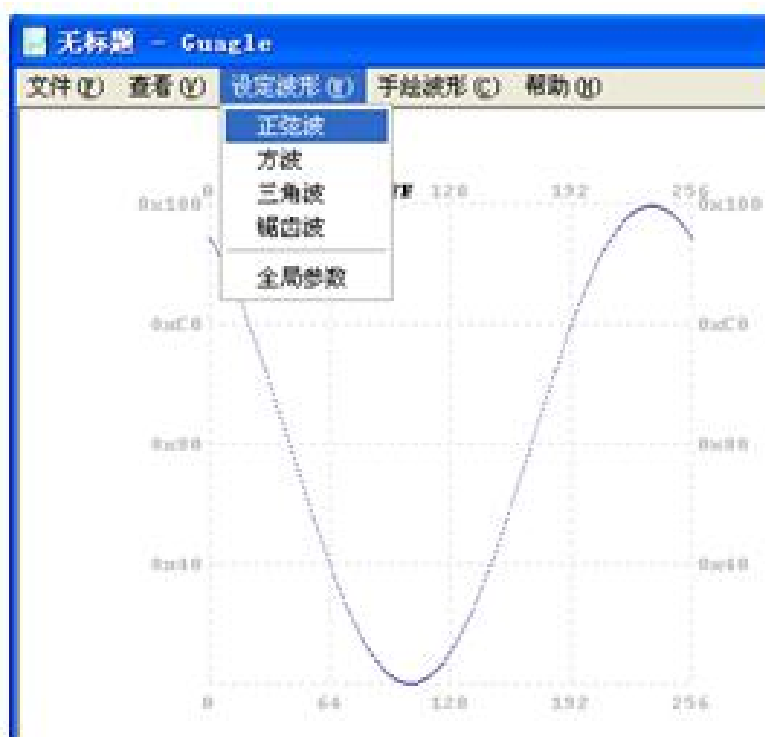


图 A-9 选择波形类型

EDA开发系统及相关软硬件

A.3 mif文件生成器使用方法

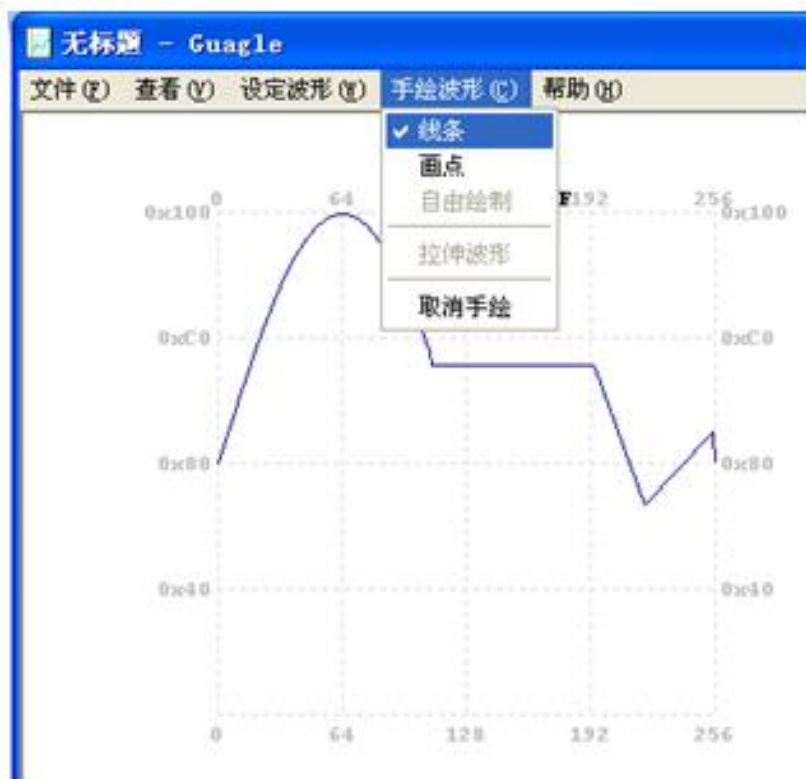


图 A-10 手动编辑波形

EDA开发系统及相关软硬件

A.3 mif文件生成器使用方法

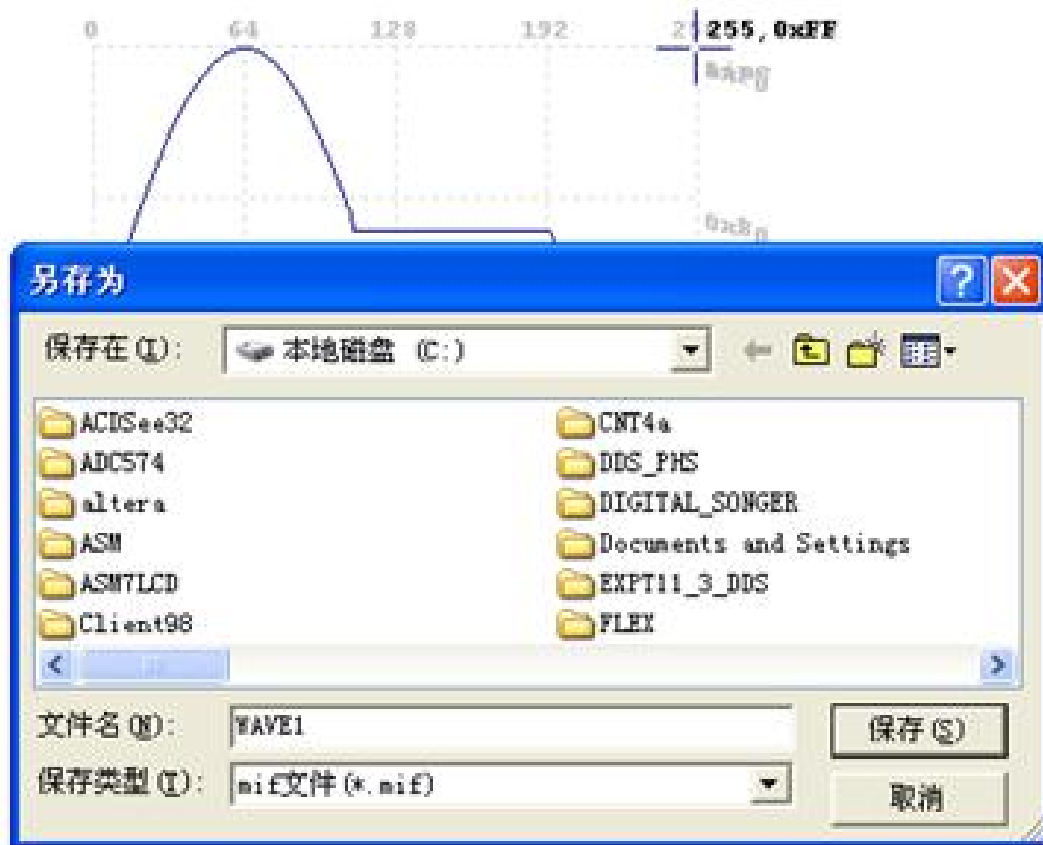


图 A-11 存储波形文件

EDA开发系统及相关软硬件

A.3 mif文件生成器使用方法

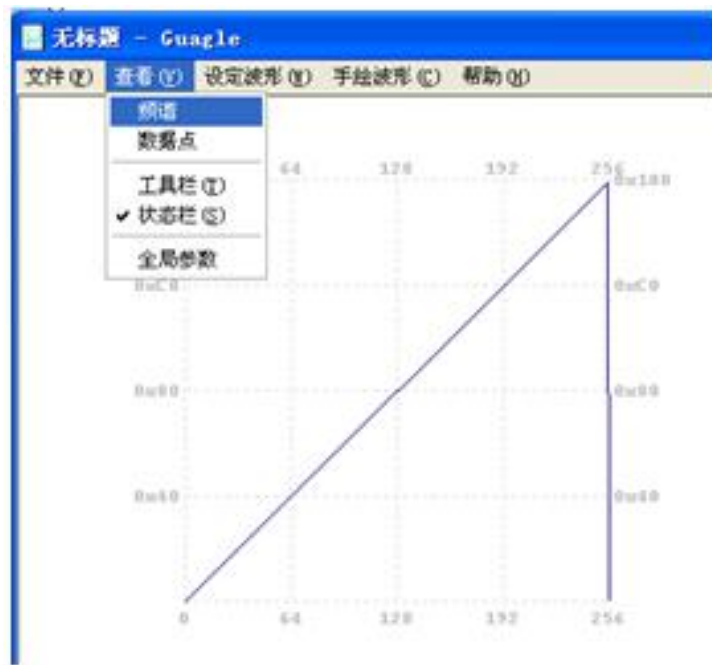


图 A-12 选择频谱观察功能

EDA开发系统及相关软硬件

A.3 mif文件生成器使用方法

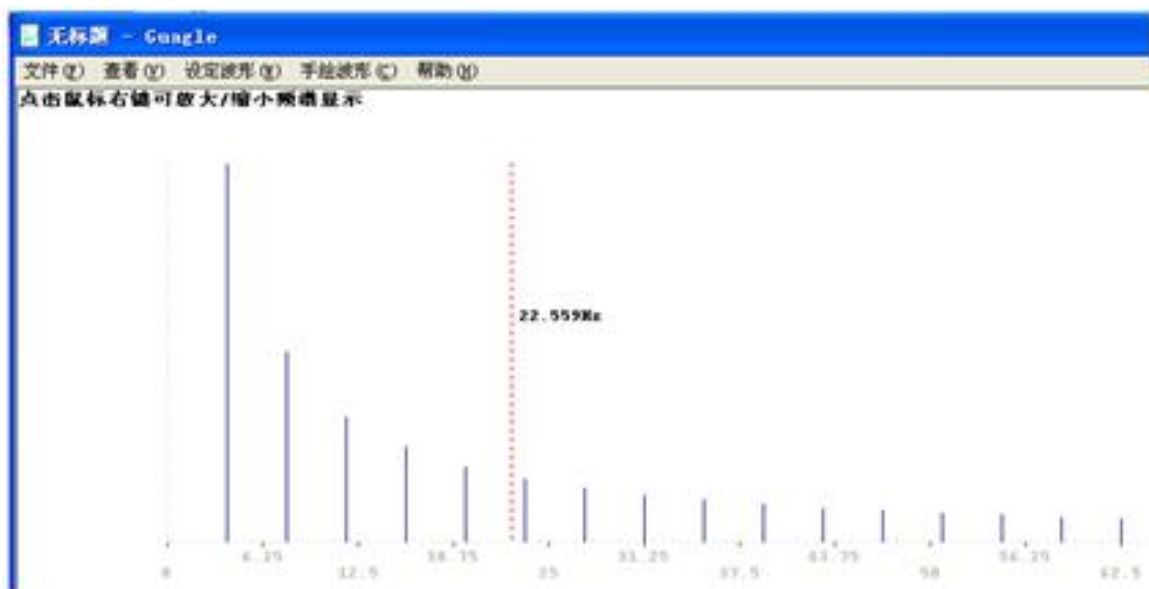


图 A-13 锯齿波频谱

EDA开发系统及相关软硬件

A.4 核心板FPGA扩展至KX_CDS系统对照表

A.5 多功能重配置结构可切换的部分实验电路图

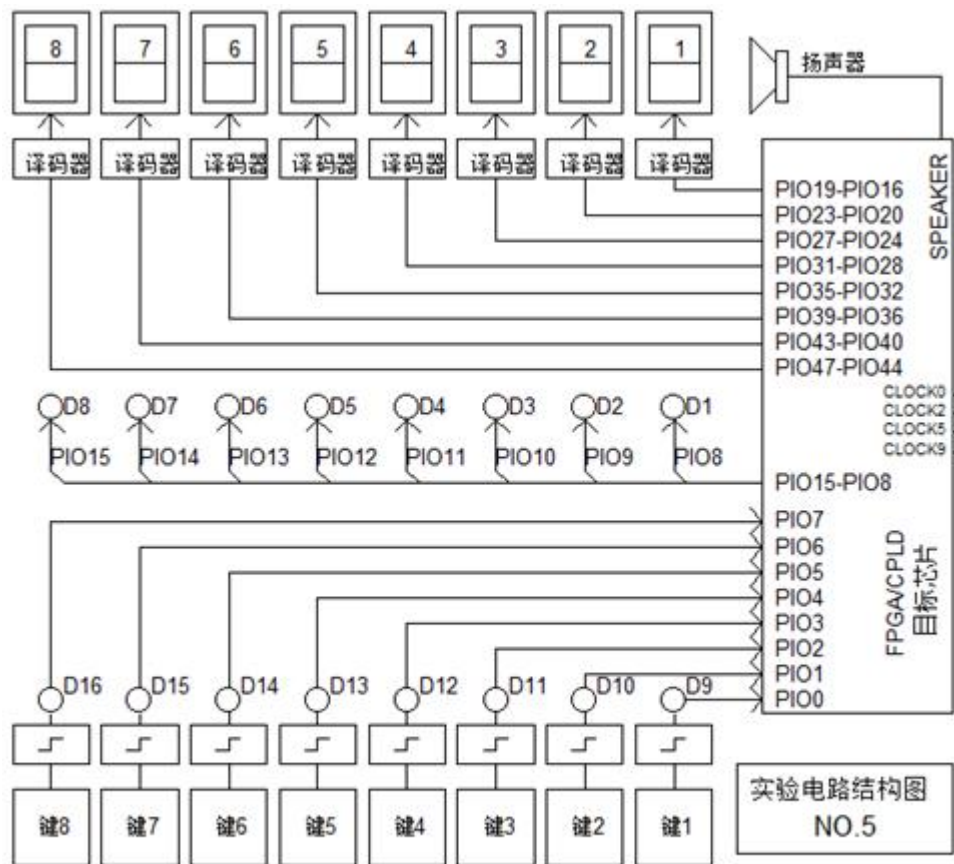


图 A-14 模式 5 实验电路图

EDA开发系统及相关软硬件

A.5 多功能重配置结构可切换的部分实验电路图

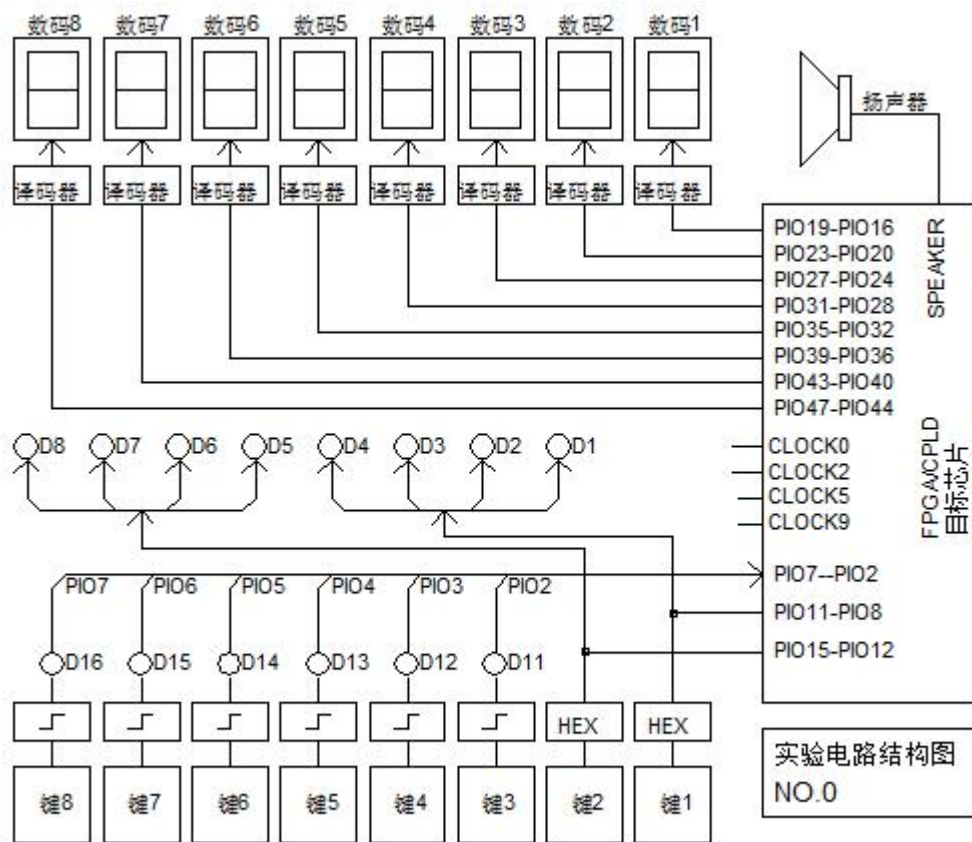


图 A-15 模式 0 实验电路图

EDA开发系统及相关软硬件

A.5 多功能重配置结构可切换的部分实验电路图

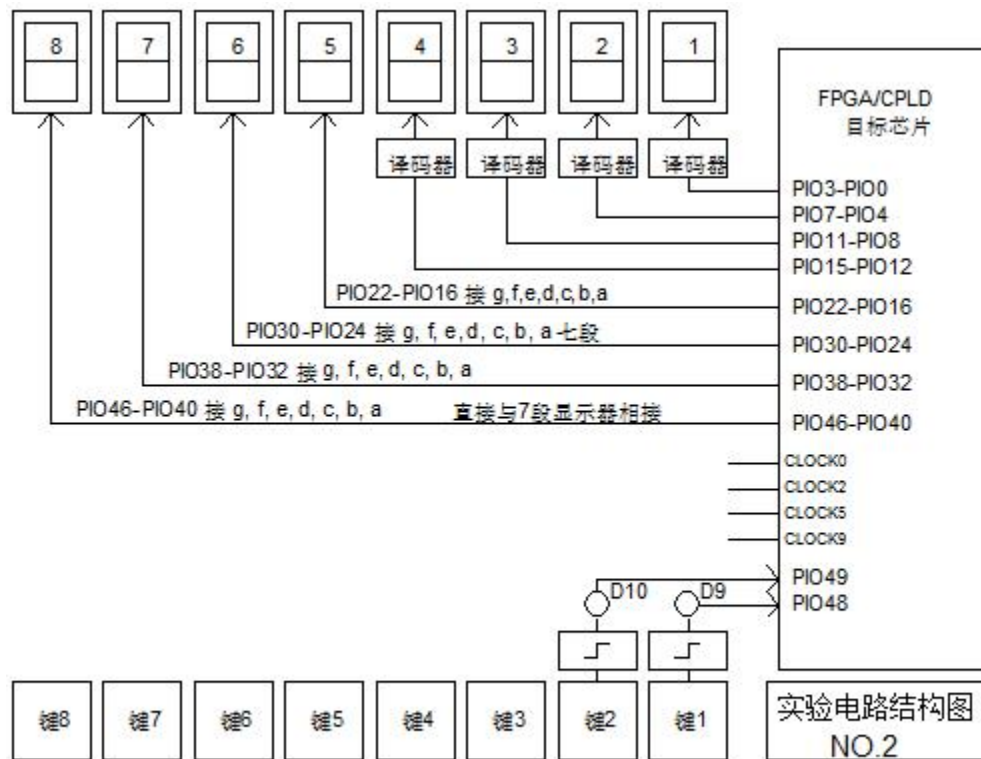


图 A-16 模式 2 实验电路图

EDA开发系统及相关软硬件

A.5 多功能重配置结构可切换的部分实验电路图

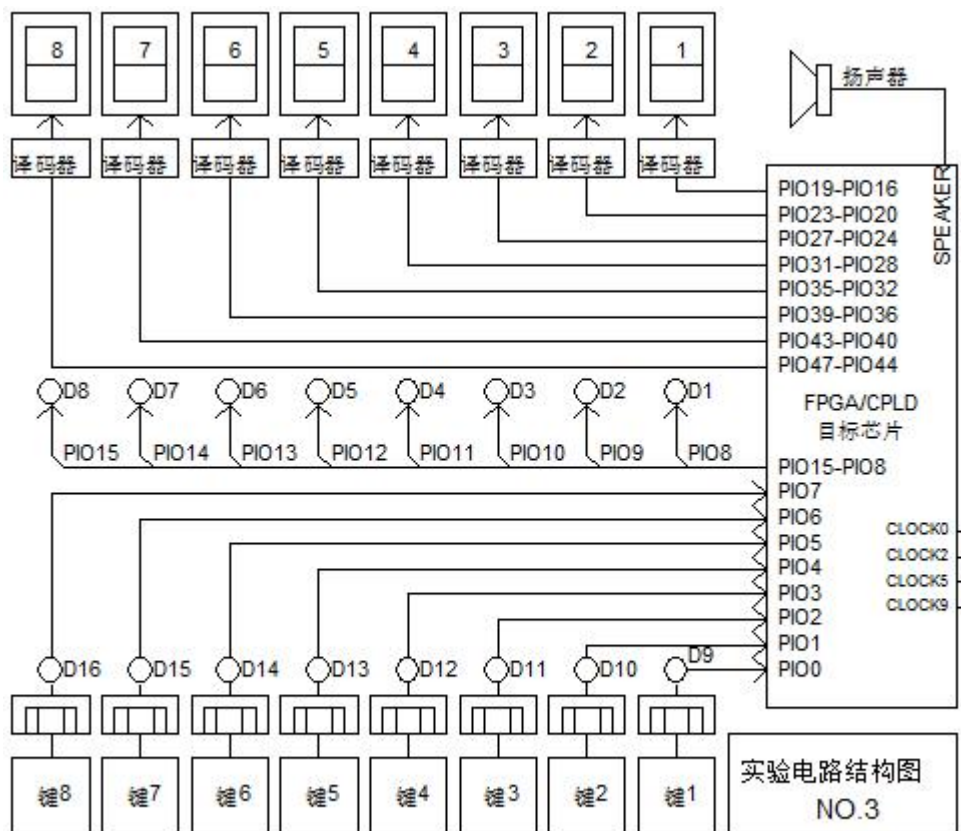


图 A-17 模式 3 实验电路图

EDA开发系统及相关软硬件

A.5 多功能重配置结构可切换的部分实验电路图

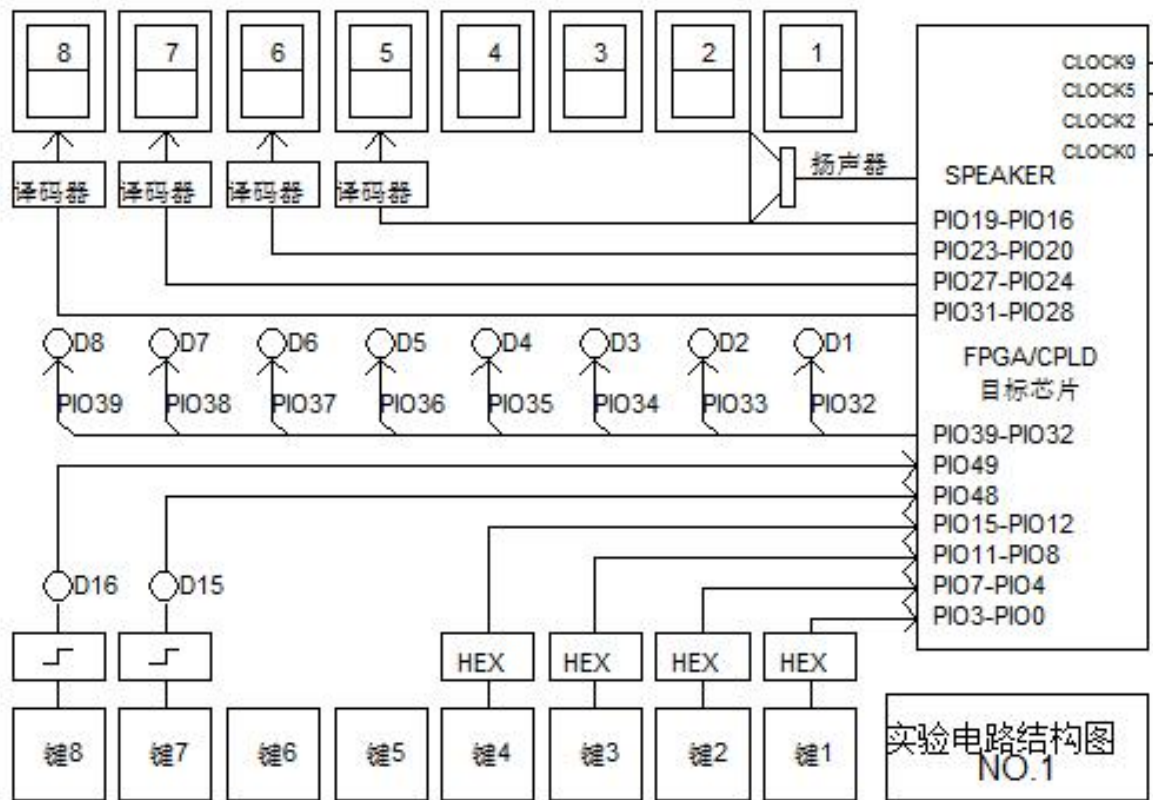


图 A-18 模式 1 的对 FPGA 的实验电路

EDA开发系统及相关软硬件

A.5 多功能重配置结构可切换的部分实验电路图

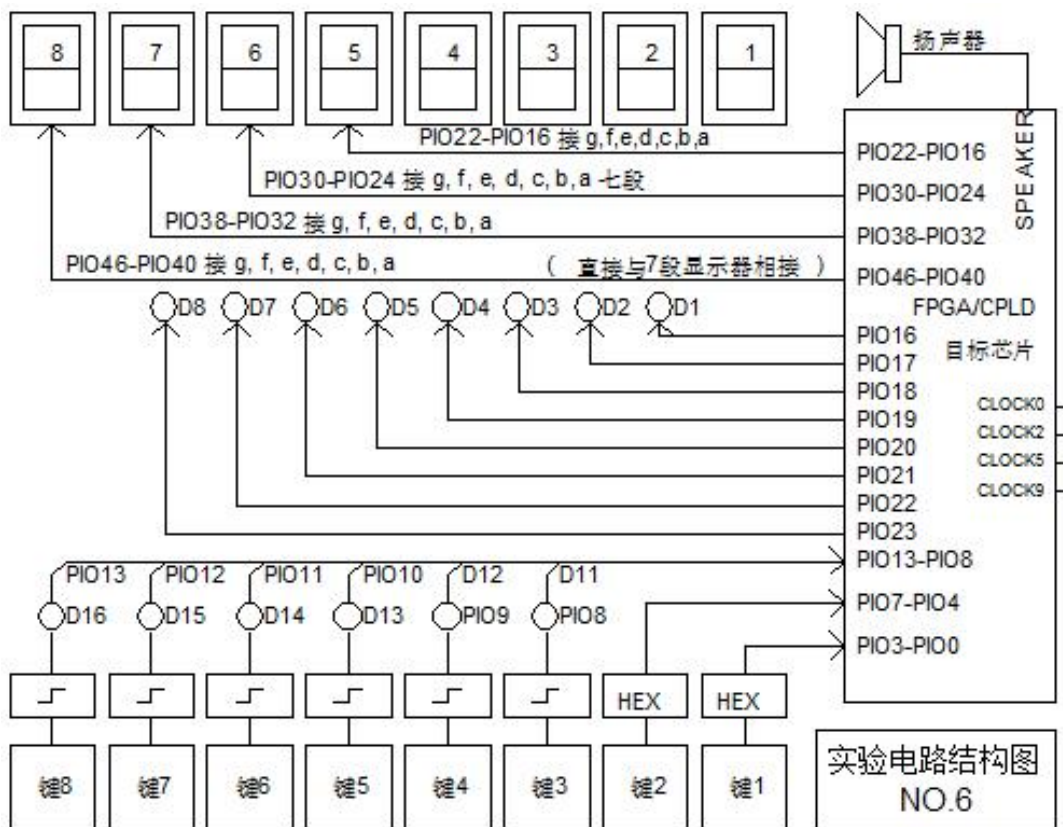


图 A-19 模式 1 的对 FPGA 的实验电路